

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-209919

(43)Date of publication of application : 07.08.1998

(51)Int.Cl.

H04B 1/707

H04B 1/40

(21)Application number : 09-008921

(71)Applicant : SONY CORP

(22)Date of filing : 21.01.1997

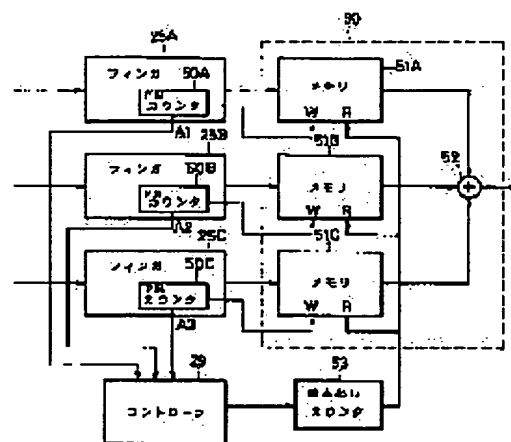
(72)Inventor : WATANABE TAKAHIKO
IWASAKI JUN

(54) EQUIPMENT, METHOD FOR RECEPTION AND TERMINAL EQUIPMENT FOR PORTABLE TELEPHONE SYSTEM

(57)Abstract:

PROBLEM TO BE SOLVED: To synthesize the data of respective paths without delaying them when synthesizing the outputs of respective fingers through a combiner at a RAKE system receiver.

SOLUTION: When synthesizing the demodulation outputs of respective paths through a data combiner 30, the values of PN phase counters 50A, 50B and 50C showing the phases of PN codes at respective fingers 25A, 25B and 25C are defined as write address and demodulation outputs from the respective fingers are stored in memories 51A, 51B and 51C. Corresponding to a common read address, data in the respective memories 51A, 51B and 51C are read out. Thus, the demodulation outputs of respective paths can be synthesized without delaying the demodulation outputs of respective paths.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's
decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of
rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-209919

(43) 公開日 平成10年(1998) 8月7日

(51) Int.Cl.⁸

H 0 4 B 1/707
1/40

識別記号

F I

H 0 4 J 13/00
H 0 4 B 1/40

D

審査請求 未請求 請求項の数 3 O L (全 9 頁)

(21) 出願番号 特願平9-8921

(22) 出願日 平成9年(1997) 1月21日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 渡辺 貴彦

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 岩崎 潤

東京都品川区北品川6丁目7番35号 ソニー株式会社内

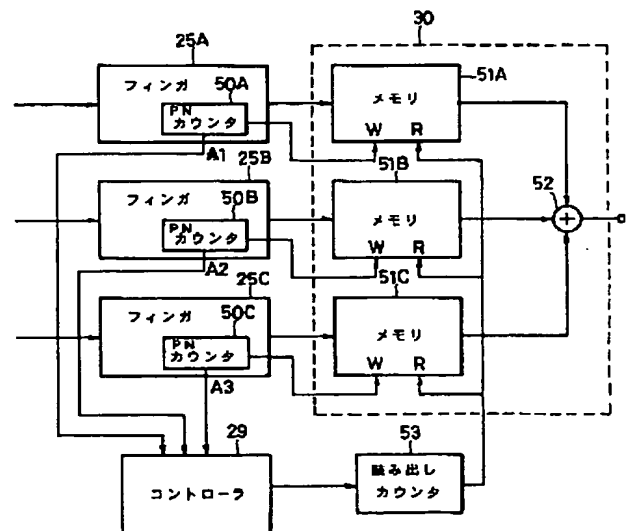
(74) 代理人 弁理士 杉浦 正知

(54) 【発明の名称】 受信装置及び受信方法、並びに携帯電話システムの端末装置

(57) 【要約】

【課題】 RAKE方式の受信機で、各フィンガの出力をコンバイナで合成する際に、各パスのデータを遅延させずに合成できるようにする。

【解決手段】 データコンバイナ30で各パスの復調出力を合成する際に、各フィンガ25A、25B、25CのPN符号の位相を示すPN位相カウンタ50A、50B、50Cの値を書き込みアドレスとして、各フィンガからの復調出力をメモリ51A、51B、51Cに覚え、共通の読み出しアドレスで、各メモリ51A、51B、51Cのデータを読み出すようにしている。これにより、各パスの復調出力を遅延させることなく、各パスの復調出力を合成することができる。



【特許請求の範囲】

【請求項1】 拡散符号によりスペクトラム拡散された信号を受信する受信装置において、マルチパスとなっている受信信号から個々のパスを検索するサーチと、

上記検索されたパスの夫々の受信信号を逆拡散してデータを復調する複数のフィンガと、
上記複数のフィンガからの復調出力を合成するコンバイナとを備え、

上記コンバイナは、上記複数のフィンガの復調出力を上記複数のフィンガに夫々設定され符号の位相に対応する値を書き込みアドレスとして夫々メモリに蓄え、上記メモリのデータを共通の読み出しアドレスにより読み出して合成するようにした受信装置。

【請求項2】 拡散符号によりスペクトラム拡散された信号を受信する受信方法において、サーチでマルチパスとなっている受信信号から個々のパスを検索し、

複数のフィンガで上記検索されたパスの夫々の受信信号を逆拡散してデータを復調し、
コンバイナで上記複数のフィンガからの復調出力を合成し、

上記コンバイナは、上記複数のフィンガの復調出力を上記複数のフィンガに夫々設定され符号の位相に対応する値を書き込みアドレスとして夫々メモリに蓄え、上記メモリのデータを共通の読み出しアドレスにより読み出して合成するようにした受信方法。

【請求項3】 拡散符号によりスペクトラム拡散して送信し、拡散符号の符号系列のパターンや位相を異ならせることにより多次元接続を可能とした携帯電話システムの端末装置において、

マルチパスとなっている受信信号から個々のパスを検索するサーチと、

上記検索されたパスの夫々の受信信号を逆拡散してデータを復調する複数のフィンガと、

上記複数のフィンガからの復調出力を合成するコンバイナとを備え、

上記コンバイナは、上記複数のフィンガの復調出力を上記複数のフィンガに夫々設定され符号の位相に対応する値を書き込みアドレスとして夫々メモリに蓄え、上記メモリのデータを共通の読み出しアドレスにより読み出して合成するようにした携帯電話システムの端末装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、CDMA (Code Division Multiple Access) 方式のセルラ電話システムに用いて好適な受信装置及び受信方法並びに携帯電話システムの端末装置に関する。

【0002】

【従来の技術】近年、擬似ランダム符号を拡散符号とし

て用いて送信信号の搬送波をスペクトラム拡散して送信し、拡散符号の符号系列のパターンや位相を異ならせることにより、多次元接続を可能にしたCDMA方式のセルラ電話システムが注目されている。

【0003】CDMA方式では、通信方式として、スペクトラム拡散方式が用いられている。スペクトラム拡散方式では、送信時に、搬送波が送信データにより変調されると共に、搬送波に対してPN (Pseudorandom Noise) 符号が乗じられ、搬送波がPN符号により変調される。変調方式としては、例えば、BQPSK変調が用いられる。PN符号はランダム符号であるから、このように搬送波がPN符号により変調を受けると、その周波数スペクトラムが広げられる。

【0004】そして、受信時には、送信側と同一のPN符号が乗じられる。受信時に、送信時と同一のPN符号で、その位相が合致していると、逆拡散が行われ、変調出力が得られる。この変調出力を復調することにより、受信データが得られる。

【0005】スペクトラム拡散方式では、受信時に信号を逆拡散するためには、そのパターンのみならず、その位相についても、送信側と同一のPN符号が必要がある。したがって、PN符号のパターンや位相を変えることにより、多次元接続が可能となる。このように、拡散符号の符号系列のパターンや位相を異ならせることにより多次元接続を可能にしたものがCDMA方式と呼ばれている。

【0006】セルラ電話システムとして、従来より、FDMA (Frequency Division Multiple Access) 方式やTDMA (Time Division Multiple Access) 方式が用いられている。ところが、FDMA方式やTDMA方式では、利用者数の急激な増大に対して対処することが困難になってきている。

【0007】つまり、FDMA方式は、異なる周波数のチャンネルを用いて多次元接続を行うものであり、アナログ方式のセルラ電話システムでは、専ら、FDMA方式が用いられている。

【0008】ところが、FDMA方式では、周波数利用効率が悪く、利用者数の急激な増大に対して、チャンネル数が不足しがちである。チャンネル数を増大するために、チャンネル間隔を狭くすると、隣接チャンネルの影響を受けやすくなったり、音質の劣化が生じる。

【0009】TDMA方式は、送信データを時間圧縮することにより、利用時間を分割し、同一の周波数を共有するようにしたもので、TDMA方式は、デジタル方式のセルラ電話システムとして、現在、広く普及している。TDMA方式は、FDMA方式だけの場合に比べて、周波数利用効率が改善されるものの、チャンネル数には限界があり、利用者の急激な増大とともに、チャンネル数の不足が危惧されている。

【0010】これに対して、CDMA方式では、耐干渉

10

20

30

40

50

性が優れており、隣接チャンネルの影響を受けにくい。このため、周波数利用効率が上がり、より多チャンネル化が図れる。

【0011】また、FDAM方式やTDMA方式では、マルチパスによるフェージングの影響を受けやすい。

【0012】つまり、図5に示すように、基地局201から携帯端末202に届く信号には、基地局201からの電波が携帯端末202に直接届くパスP1の他に、基地局201からの電波がビル203Aを反射して携帯端末202に届くパスP2や、基地局201からの電波がビル203Bを反射して携帯端末202に届くパスP3等、複数のパスがある。

【0013】基地局201からの電波が携帯端末202に直接届くパスP1に比べて、基地局201からの電波がビル203Aや203Bを反射して携帯端末202に届くパスP2及びP3は遅れが生じる。したがって、図6に示すように、携帯端末102には、異なるタイミングでパスP1からの信号S1、パスP2からの信号S2、パスP3からの信号S3が到達する。これら、複数のパスP1、P2、P3からの信号S1、S2、S3が干渉し合うと、フェージングが発生する。FDAM方式やTDMA方式では、このようなマルチパスによるフェージングの影響が問題となっている。

【0014】これに対して、CDMA方式では、ダイバシティRAKE方式を採用することにより、マルチパスによるフェージングの影響を軽減できると共に、S/N比の向上を図ることができる。

【0015】ダイバシティRAKE方式では、上述のような複数のパスの信号S1、S2、S3に対して、図7に示すように、複数のパスからの信号を夫々受信できる受信機221A、221B、221Cが用意される。そして、タイミング検出器222で、各パスにおける符号が捕捉され、この符号が各パスP1、P2、P3の受信機221A、221B、221Cに設定される。複数の受信機221A、221B、221Cにより、複数のパスP1、P2、P3の信号が夫々復調され、これらの受信出力が合成回路222で合成される。

【0016】スペクトラム拡散方式では、各パスによる干渉を受けづらい。そして、このように、複数のパスP1、P2、P3からの受信出力を夫々復調し、これら複数のパスからの復調出力を合成すれば、信号強度が大きくなり、S/N比の向上が図れると共に、マルチパスによるフェージングの影響が軽減できる。

【0017】上述の例では、説明のために、3つの受信機221A、221B、221Cと、タイミング検出器222とによりダイバシティRAKE方式の構成を示したが、ダイバシティRAKE方式のセルラ電話端末では、通常、図8に示すように、各パスの復調出力を得るためのフィンガ251A、251B、251Cと、マルチパスの信号を検出するためのサーチ252と、各パ

スの復調データを合成するためのデータコンバイナ253とが設けられる。

【0018】図8において、入力端子250に、中間周波数に変換されたスペクトラム拡散信号の受信信号が供給される。この信号が準同期検波回路255に供給される。準同期検波回路255は乗算回路で、準同期検波回路255で、入力端子250からの信号とPLLシンセサイザ256の出力とが乗算される。PLLシンセサイザ256の出力は、周波数コンバイナ257の出力により制御され、準同期検波回路255で受信信号が直交検波される。

【0019】準同期検波回路255の出力は、A/Dコンバータ258に供給される。A/Dコンバータ258で、この信号がデジタル信号に変換される。A/Dコンバータ258の出力は、フィンガ251A、251B、251Cに供給されると共に、サーチ252に供給される。フィンガ251A、251B、251Cは、各パスにおける信号を逆拡散し、同期捕捉し、データを復調すると共に、周波数誤差を検出するものである。

【0020】サーチ252は、受信信号の符号を捕捉し、フィンガ251A、251B、251Cに設定する各パスの符号を決定するものである。すなわち、サーチ252は、受信信号にPN符号を乗算して逆拡散を行う逆拡散回路を備えている。そして、コントローラ258の制御の基に、PN符号の位相を動かし、受信信号との相関を求める。この設定された符号と受信信号との相関により、各パスの符号が決定される。

【0021】サーチ252の出力がコントローラ258に供給される。コントローラ258は、サーチ252の出力に基づいて、各フィンガ251A、251B、251Cに対するPN符号の位相を設定する。フィンガ251A、251B、251Cは、これに基づいて、PN符号の位相を設定し、受信信号の逆拡散を行い、そして、各パスにおける受信信号を復調する。

【0022】フィンガ251A、251B、251Cで復調されたデータは、データコンバイナ253に供給される。データコンバイナ253で、各パスの受信信号が合成される。この合成された信号が出力端子259から出力される。

【0023】また、フィンガ251A、251B、251Cで、周波数誤差が検出される。この周波数誤差が周波数コンバイナ257に供給される。この周波数コンバイナ257の出力により、PLLシンセサイザ256の発振周波数が制御される。

【0024】

【発明が解決しようとする課題】このように、RAKE方式では、複数のパスの復調出力がフィンガ251A、221B、251Cで復調され、これら複数のパスの出力がコンバイナ253で合成される。

【0025】このように、複数のパスの復調出力を合成

する際に、各パスの時間を合わせる必要がある。つまり、各フィンガ251A、251B、251Cでは、異なるパスの復調を行っているので、各フィンガ251A、251B、251Cから復調出力が現れる時刻は異なっている。このため、データコンバイナ253では、各フィンガ251A、251B、251Cから得られる復調出力の時間を合わせて、各パスの復調出力を合成する必要がある。

【0026】そこで、従来では、全てのパスの復調出力が得られるまで、各パスの復調出力を遅延させておき、全てのパスの復調出力が得られたら、各パスの復調出力を一斉に出力させて、合成するようにしている。

【0027】ところが、このようにすると、最もタイミングの遅いパスの復調出力が得られるまで合成が行えず、復調出力が得られる時間が遅れるという問題が生じる。

【0028】したがって、この発明の目的は、各フィンガの出力をコンバイナで合成する際に、各パスのデータを遅延させずに合成できるようにした受信装置及び受信方法、並びに携帯電話システムの端末装置を提供することにある。

【0029】

【課題を解決するための手段】この発明は、拡散符号によりスペクトラム拡散された信号を受信する受信装置において、マルチパスとなっている受信信号から個々のパスを検索するサーチと、検索されたパスの夫々の受信信号を逆拡散してデータを復調する複数のフィンガと、複数のフィンガからの復調出力を合成するコンバイナとを備え、コンバイナは、複数のフィンガの復調出力を複数のフィンガに夫々設定され符号の位相に対応する値を書き込みアドレスとして夫々メモリに蓄え、メモリのデータを共通の読み出しアドレスにより読み出して合成するようにした受信装置である。

【0030】この発明は、拡散符号によりスペクトラム拡散された信号を受信する受信方法において、サーチでマルチパスとなっている受信信号から個々のパスを検索し、複数のフィンガで検索されたパスの夫々の受信信号を逆拡散してデータを復調し、コンバイナで複数のフィンガからの復調出力を合成し、コンバイナは、複数のフィンガの復調出力を複数のフィンガに夫々設定され符号の位相に対応する値を書き込みアドレスとして夫々メモリに蓄え、メモリのデータを共通の読み出しアドレスにより読み出して合成するようにした受信方法である。

【0031】この発明は、拡散符号によりスペクトラム拡散して送信し、拡散符号の符号系列のパターンや位相を異ならせることにより多次元接続を可能とした携帯電話システムの端末装置において、マルチパスとなっている受信信号から個々のパスを検索するサーチと、検索されたパスの夫々の受信信号を逆拡散してデータを復調する複数のフィンガと、複数のフィンガからの復調出力

を合成するコンバイナとを備え、コンバイナは、複数のフィンガの復調出力を複数のフィンガに夫々設定され符号の位相に対応する値を書き込みアドレスとして夫々メモリに蓄え、メモリのデータを共通の読み出しアドレスにより読み出して合成するようにした携帯電話システムの端末装置である。

【0032】データコンバイナで各パスの復調出力を合成する際に、各フィンガのPN符号の位相を示すPN位相カウンタの値を書き込みアドレスとして、各フィンガからの復調出力をメモリに蓄え、共通の読み出しアドレスで、各メモリのデータを読み出すようにしている。これにより、各パスの復調出力を遅延させることなく、各パスの復調出力を合成することができる。

【0033】

【発明の実施の形態】以下、この発明の実施の形態について図面を参照して説明する。図1は、この発明が適用できるCDMA方式のセルラ電話システムの携帯端末の一例を示すものである。この携帯端末では、受信方式として、複数のパスからの信号を同時に受信し、これらを合成するようにしたダイバシティRAKE方式が採用されている。

【0034】図1において、送信時には、マイクロホン1に音声信号が入力される。この音声信号は、A/Dコンバータ2に供給され、A/Dコンバータ2によりアナログ音声信号がデジタル音声信号に変換される。A/Dコンバータ2の出力が音声圧縮回路3に供給される。

【0035】音声圧縮回路3は、デジタル音声信号を圧縮符号化するものである。圧縮符号化方式としては、種々のものが提案されているが、例えばQCELP (Qualcomm Code Excited Linear Coding) のような、話者の声の性質や、通信路の混雑状況により、複数の符号化速度が選択できるものを用いることができる。QCELPでは、話者の声の性質や通信路の混雑状況によって4通りの符号化速度 (9.6 kbps、4.8 kbps、2.4 kbps、1.2 kbps) が選択でき、通話品質を保つのに最低限の速度で符号化が行えるようになっている。勿論、音声圧縮方式は、これに限定されるものではない。

【0036】音声圧縮回路3の出力が畳込み符号化回路4に供給される。畳込み符号化回路4により、送信データに対して、畳込み符号のエラー訂正コードが付加される。畳込み符号化回路4の出力がインターリーブ回路5に供給される。インターリーブ回路5により、送信データがインターリーブされる。インターリーブ回路5の出力がスペクトラム拡散回路6に供給される。

【0037】スペクトラム拡散回路6により、搬送波が変調され、更に、PN符号で拡散される。すなわち、例えばQPSK変調により、送信データが変調されると共に、PN符号が乗じられる。PN符号はランダム符号であるから、このようにPN符号を乗じると、搬送波の周

波数帯域が広げられ、スペクトラム拡散が行われる。なお、送信データの変調方式としては、例えばBQPSK変調を用いられているが、種々のものが提案されており、他の変調方式を用いるようにしても良い。

【0038】スペクトラム拡散回路6の出力は、バンドパスフィルタ7を介して、D/Aコンバータ8に供給される。D/Aコンバータ8の出力がRF回路9に供給される。

【0039】RF回路9には、PLLシンセサイザ11から局部発振信号が供給される。RF回路9により、D/Aコンバータ8の出力とPLLシンセサイザ11からの局部発振信号とが乗じられ、送信信号の周波数が所定の周波数に変換される。RF回路9の出力が送信アンプ10に供給され、電力増幅された後、アンテナ12に供給される。そして、アンテナ12からの電波が基地局に向けて送られる。

【0040】受信時には、基地局からの電波がアンテナ12により受信される。この基地局からの電波は、建物等の反射を受けるため、マルチパスを形成して、携帯端末のアンテナ12に到達する。また、携帯端末を自動車等で使用する場合には、ドップラー効果により、受信信号の周波数が変化することがある。

【0041】アンテナ12からの受信出力は、RF回路20に供給される。RF回路20には、PLLシンセサイザ11から局部発振信号が供給される。RF回路20により、受信信号が所定周波数の中間周波数信号に変換される。

【0042】RF回路20の出力が中間周波回路21を介して、準同期検波回路22に供給される。準同期検波回路22には、PLLシンセサイザ23の出力が供給される。PLLシンセサイザ23からの出力信号の周波数は、周波数コンバイナ32の出力により制御されている。準同期検波回路22により、受信信号が直交検波される。

【0043】準同期検波回路22の出力は、A/Dコンバータ24に供給される。A/Dコンバータ24により、準同期検波回路22の出力がデジタル化される。このとき、A/Dコンバータ24のサンプリング周波数は、スペクトラム拡散に使われているPN符号の周波数よりも高い周波数に設定されており、所謂オーバーサンプリングとされている。A/Dコンバータ24の出力がフィンガ25A、25B、25Cに供給されると共に、サーチャ28に供給される。

【0044】前述したように、受信時には、マルチパスの信号が受信される。フィンガ25A、25B、25Cは、夫々、これらマルチパスの受信信号にPN符号を乗算して逆拡散を行い、逆拡散出力からデータを復調する。フィンガ25A、25B、25Cには、DLLが備えられており、各パスのデータでは、このDLLにより同期追跡される。更に、フィンガ25A、25B、25

Cからは、各パスでの受信信号レベルと、各パスでの周波数誤差が出力される。

【0045】サーチャ28は、受信信号の符号を捕捉し、フィンガ25A、25B、25Cに設定する各パスの符号を決定するものである。すなわち、サーチャ28は、受信信号にPN符号を乗算して逆拡散を行う逆拡散回路を備えている。そして、コントローラ29の制御の基に、PN符号の位相を動かし、受信信号との相関を求める。この設定された符号と受信信号との相関値により、各パスの符号が決定される。コントローラ29により決定された符号がフィンガ25A、25B、25Cに設定される。

【0046】フィンガ25A、25B、25Cにより復調された各パスの受信データは、データコンバイナ30に供給される。データコンバイナ30により、各パスの受信データが合成される。このデータコンバイナ30の出力がAGC回路33に供給される。

【0047】また、フィンガ25A、25B、25Cにより、各パスにおける信号強度が求められる。フィンガ25A、25B、25Cからの各パスにおける信号強度は、RSSI (Received Signal Strength Indicator) コンバイナ31に供給される。RSSIコンバイナ31により、各パスにおける信号強度が合成される。このRSSIコンバイナ31の出力がAGC回路33に供給され、受信データの信号レベルが一定となるように、AGC回路33のゲインが制御される。

【0048】また、フィンガ25A、25B、25Cからの各パスにおける周波数誤差が周波数コンバイナ32に供給される。周波数コンバイナ32により、各パスにおける周波数誤差が合成される。この周波数コンバイナ32の出力がPLLシンセサイザ11及び23に供給され、周波数誤差に応じて、PLLシンセサイザ11及び23の周波数が制御される。

【0049】AGC回路33の出力がデインターリーブ回路34に供給される。デインターリーブ回路34により、送信側のインターリーブに対応して、受信データがデインターリーブされる。デインターリーブ回路34の出力がビタビ復号回路35に供給される。ビタビ復号回路35は、軟判定と最尤復号とにより、畳込み符号を復号するものである。ビタビ復号回路35により、エラー訂正処理が行われる。このビタビ復号回路35の出力が音声伸長回路36に供給される。

【0050】音声伸長回路36により、例えばQCELPにより圧縮符号化されて送られてきた音声信号が伸長され、デジタル音声信号が復号される。このデジタル音声信号がD/Aコンバータ37に供給される。D/Aコンバータ37によりデジタル音声信号がアナログ音声信号に戻される。このアナログ音声信号がスピーカ38に供給される。

【0051】この発明は、上述のようなCDMA方式の

セルラ電話システムの携帯端末において、フィンガ25 A、25 B、25 Cの復調データをデータコンパイナ30で合成する際に用いられる。

【0052】つまり、図2において、各フィンガ25 A、25 B、25 Cからの復調出力は、データコンパイナ30のメモリ51 A、51 B、51 Cに夫々供給される。メモリ51 A、51 B、51 Cには、各フィンガ25 A、25 B、25 CのPN位相カウンタ50 A、50 B、50 CからのPN位相のカウント値が書き込みアドレスとして供給される。また、この各フィンガ25 A、25 B、25 CのPN位相カウンタ50 A、50 B、50 CからのPN位相カウント値は、コントローラ29に供給される。

【0053】コントローラ29からは、ロード信号が発生される。このロード信号が読み出しカウンタ53に供給される。読み出しカウンタ53からは、このロード信号に基づいて、読み出しアドレスが発生される。この読み出しアドレスがメモリ51 A、51 B、51 Cに供給される。

【0054】前述したように、各フィンガ25 A、25 B、25 Cには、サーチャ28で検索された初期位相が設定される。そして、各フィンガ25 A、25 B、25 Cには、DLL回路が設けられており、各フィンガ25 A、25 B、25 Cで同期追跡が行われる。したがって、各フィンガ25 A、25 B、25 CのPN位相カウンタ50 A、50 B、50 Cのカウント値は、受信したパスの符号の位相と合致している。

【0055】このことから、各フィンガ25 A、25 B、25 Cの復調出力のタイミングと、各フィンガ25 A、25 B、25 CのPN符号の位相を示すPN位相カウンタ50 A、50 B、50 Cの値とは対応している。したがって、各フィンガ25 A、25 B、25 CのPN位相を示すPN位相カウンタ50 A、50 B、50 Cの値を、夫々、書き込みアドレスとしてメモリ51 A、51 B、51 Cに供給し、各フィンガ25 A、25 B、25 Cの復調出力をメモリ51 A、51 B、51 Cに記憶させるようにすると、各メモリ51 A、51 B、51 Cの同一のアドレスに、各パスの対応する復調出力が蓄えられることになる。

【0056】つまり、図3 A、図3 B、図3 Cに夫々示すように、各フィンガ25 A、25 B、25 Cからは、夫々、時刻 t_1 、 t_2 、 t_3 で各パスの復調出力が得られたとする。各フィンガ25 A、25 B、25 Cでは、異なるパスの復調を行っているので、各フィンガ25 A、25 B、25 Cから復調出力が現れる時刻 t_1 、 t_2 、 t_3 は、夫々、異なっている。上述のように、各フィンガ25 A、25 B、25 Cに設定されるPN符号の位相と、受信したパスの符号の位相は合致しているため、各フィンガ25 A、25 B、25 Cから復調出力が得られるときの各フィンガ25 A、25 B、25 CのP

N符号の位相を示すPN位相カウンタの値は、全て、同じである。このことから、各フィンガ25 A、25 B、25 CのPN符号の位相を示すPN位相カウンタ50 A、50 B、50 Cの値を書き込みアドレスとして、フィンガ25 A、25 B、25 Cから復調出力をメモリ51 A、51 B、51 Cに蓄え、各メモリ51 A、51 B、51 Cの同一のアドレスに、各パスの対応する復調出力が蓄えられることになる。

【0057】図2において、各メモリ51 A、51 B、51 Cには、読み出しカウンタ53から、各メモリ51 A、51 B、51 Cに対して共通の読み出しアドレスが与えられる。各メモリ51 A、51 B、51 Cには、同一のアドレスに、各パスの対応する復調出力が蓄えられるので、このように、各メモリ51 A、51 B、51 Cに対して共通の読み出しアドレスが与えられると、各パスの対応する復調出力が読み出される。この復調出力が加算回路52で加算されて、合成される。

【0058】図4はこのときの処理を示すフローチャートである。図4に示すように、各フィンガ25 A、25 B、25 Cのデータ復調が開始されると(ステップST1)、各フィンガ25 A、25 B、25 CのPN位相カウンタ50 A、50 B、50 Cのカウント値を書き込みアドレスとして、各フィンガ25 A、25 B、25 Cの復調データがメモリ51 A、51 B、51 Cに書き込まれる(ステップST2)。各フィンガ25 A、25 B、25 CのPN位相カウンタ50 A、50 B、50 Cのカウント値を夫々A1、A2、A3とすると、各PN位相カウンタ50 A、50 B、50 Cのカウント値をA1、A2、A3の大小関係が比較される(ステップST3)。

【0059】カウント値A1がカウント値A2より小さいかどうか判断され(ステップST4)、カウント値A1がカウント値A2より小さいければ、カウント値A1がカウント値A3より小さいかどうか判断される(ステップST5)。カウント値A1がカウント値A3より小さければ、フィンガ25 AのPN位相カウンタ25 Aが最も速いと判断され、最も速い位相を示す変数PNfastがA1に設定される(ステップST6)。

【0060】ステップST4で、カウント値A1がカウント値A2より小さくないと判断された場合には、カウント値A2がカウント値A3より小さいかどうか判断される(ステップST7)。カウント値A2がカウント値A3より小さい場合には、フィンガ25 BのPN位相カウンタ25 Bが最も速いと判断され、最も速い位相を示す変数PNfastがA2に設定される(ステップST8)。

【0061】ステップST5で、カウント値A1がカウント値A3より小さくないと判断された場合、或いは、ステップST7で、カウント値A2がカウント値A3より小さくないと判断された場合には、フィンガ25 Cの

PN位相カウンタ25Cが最も速いと判断され、最も速い位相を示す変数PNfastがA3に設定される(ステップST9)。

【0062】このようにして、最も速い位相を示す変数PNfastの値が設定されたら、読み出しカウンタ53に、変数PNfastから所定の値を減算した値(PNfast-T)がロードされる(ステップST10)。

【0063】この読み出しカウンタ53のアドレスにより、各フィンガ25A、25B、25Cの復調データが同時に読み出され、合成回路52で合成される(ステップST11)。

【0064】このように、この発明が適用されたCDMA方式のセルラ電話システムの携帯端末では、データコンバイナ30で各パスの復調出力を合成する際に、各フィンガ25A、25B、25CのPN符号の位相を示すPN位相カウンタの値を書き込みアドレスとしてフィンガ25A、25B、25Cからの復調出力をメモリ51A、51B、51Cに蓄え、共通の読み出しアドレスでメモリ51A、51B、51Cのデータを読み出すようにしている。これにより、各パスの復調出力を遅延させることなく、各パスの復調出力を合成することができる。

【0065】なお、上述の例では、フィンガ25A、25B、25Cからの3つのパスの復調出力を合成しているが、パスの数はこれに限定されるものではない。

【0066】

【発明の効果】この発明によれば、データコンバイナで

各パスの復調出力を合成する際に、各フィンガのPN符号の位相を示すPN位相カウンタの値を書き込みアドレスとして、各フィンガからの復調出力をメモリに蓄え、共通の読み出しアドレスで、各メモリのデータを読み出すようにしている。これにより、各パスの復調出力を遅延させることなく、各パスの復調出力を合成することができる。

【図面の簡単な説明】

【図1】この発明が適用できるCDMA方式の携帯電話端末の全体構成を示すブロック図である。

【図2】この発明が適用できるCDMA方式の携帯電話端末におけるコンバイナの構成の一例を示すブロック図である。

【図3】この発明が適用できるCDMA方式の携帯電話端末におけるコンバイナの説明に用いる略線図である。

【図4】この発明が適用できるCDMA方式の携帯電話端末におけるコンバイナの説明に用いるフローチャートである。

【図5】マルチパスの説明に用いる略線図である。

【図6】マルチパスの説明に用いる波形図である。

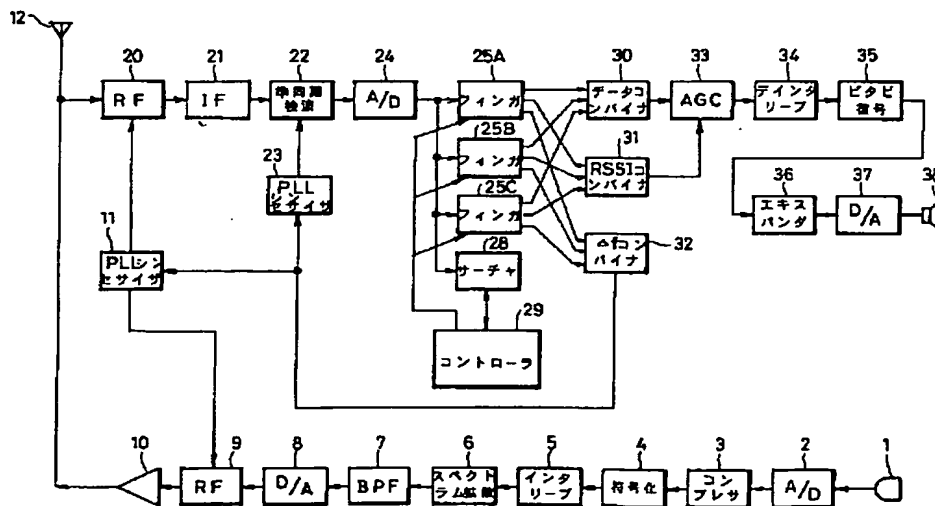
【図7】ダイバシティRAKE方式の説明に用いるブロック図である。

【図8】ダイバシティRAKE方式の受信機の一例のブロック図である。

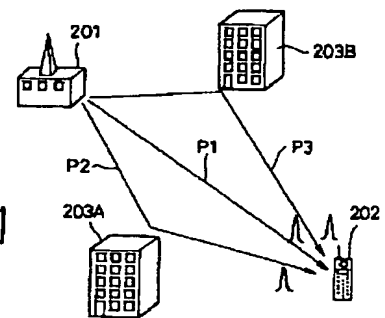
【符号の説明】

25A、25B、25C・・・フィンガ、28・・・サーチャ、30・・・データコンバイナ、103A、103B、103C・・・ゲインアンプ

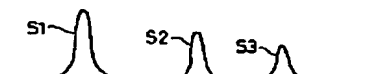
【図1】



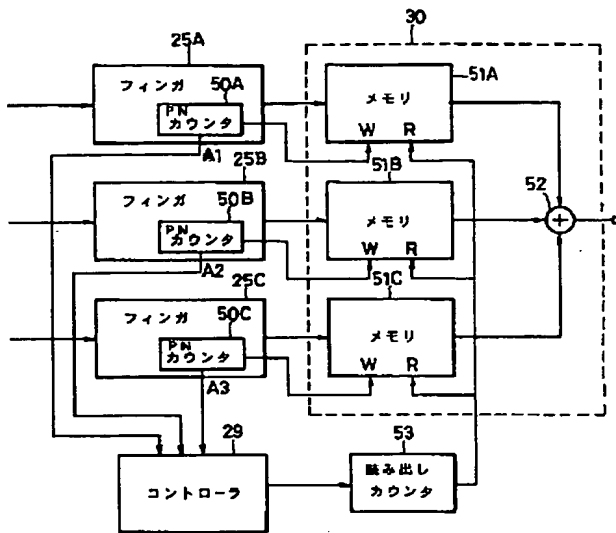
【図5】



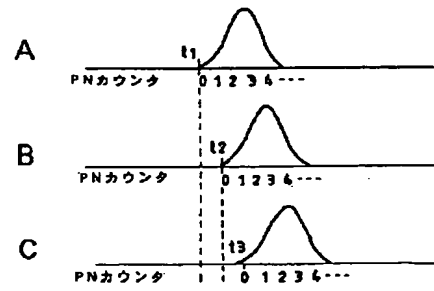
【図6】



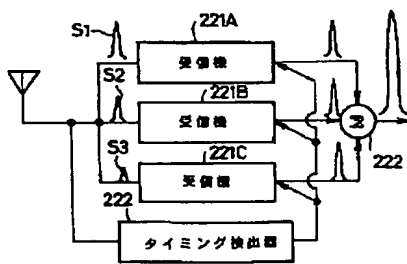
【図2】



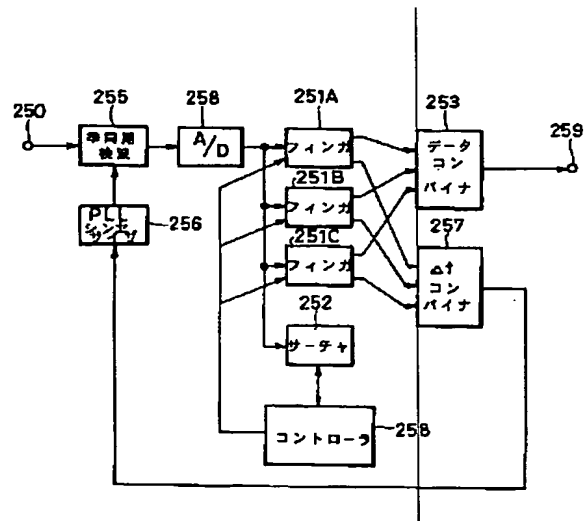
【図3】



【図7】



【図8】



【図4】

